



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07160582 A**

(43) Date of publication of application: **23.06.95**

(51) Int. Cl.

**G06F 12/08**  
**G06F 12/08**

(21) Application number: **05305294**

(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(22) Date of filing: 06.12.93

(72) Inventor: **KISUKI YASUHISA**

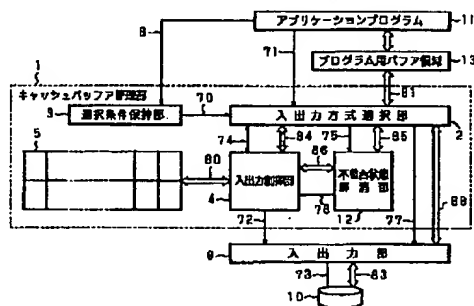
**(54) DATA PROCESSOR WITH CACHE BUFFER**

(57) Abstract:

**PURPOSE:** To obtain a data processor in which mismatching between inputted/ outputted data and data stored in a cache buffer can be prevented from occurring even when the data is inputted/outputted by bypassing the cache buffer.

**CONSTITUTION:** This processor is equipped with a mismatching state cancellation part 12 which copies the data between a buffer 13 for application program and a cache buffer area 5 when the cache buffer area 5 is bypassed when an application program 11 inputs/outputs the data to a block type device 10 and the mismatching between the data inputted/outputted actually and the one stored in the cache buffer area 5 occurs, and a selection condition holding part 3 which holds a selection condition whether or not the cache buffer area 5 should be bypassed when the data is inputted/outputted.

COPYRIGHT: (C)1995,JPO



(11)特許出願公開番号

特開平7-160582

(43)公開日 平成7年(1995)6月23日

(51) Int.Cl.<sup>6</sup>

G O 6 F 12/08

識別記号

**3 2 0**

庁内整理番号

**7608-5B**

**C 7608-5B**

FI

### 技術表示箇所

審査請求 未請求 請求項の数 2 OL (全 13 頁)

(21)出願番号 特願平5-305294

(22)出願日 平成5年(1993)12月6日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 木透 康久

兵庫県伊丹市瑞原4丁目1番地 三菱電機  
株式会社エル・エス・アイ研究所内

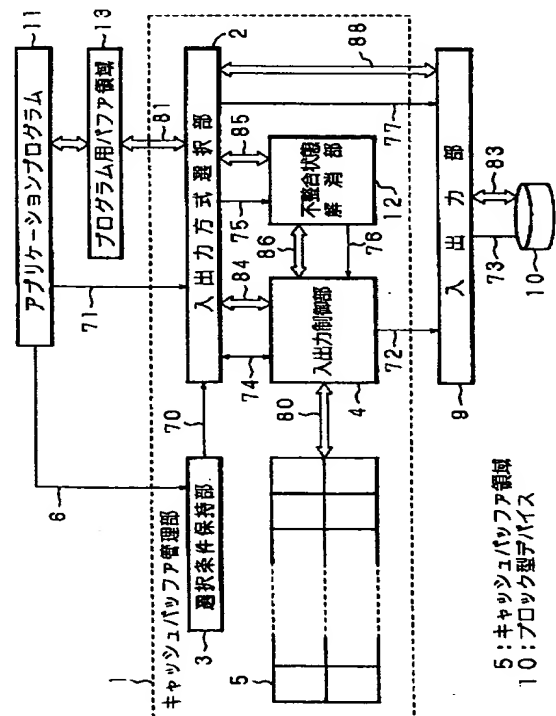
(74)代理人 弁理士 高田 守

(54) 【発明の名称】 キャッシュバッファを有するデータ処理装置

(57) 【要約】

**【目的】** キャッシュバッファをバイパスしてデータの  
入出力を行なった場合にも、入出力されたデータとキャ  
ッシュバッファに記憶されているデータとの間に不整合  
が生じないようにしたデータ処理装置。

【構成】 ブロック型デバイス10に対してアプリケーションプログラム11がデータを入出力する際にキャッシュバッファ領域5がバイパスされた場合は、実際に入出力されたデータとキャッシュバッファ領域5に記憶されているデータとの間に不整合が生じている場合にはそれを解消するためにアプリケーションプログラム用バッファ13とキャッシュバッファ領域5との間でデータを複写する不整合状態解消部12と、データの入出力に際してキャッシュバッファ領域5をバイパスするか否かの選択条件を保持する選択条件保持部3とを備えている。



1

## 【特許請求の範囲】

【請求項1】 アプリケーションプログラム(11)からの要求に応じて入出力手段(9)を介してブロック単位でのデータの入出力が可能なブロック型の記憶装置(10)が接続され、前記記憶装置(10)上に存在するブロックに対応したデータを保持するキャッシュバッファ領域(5)が設定されると共に前記アプリケーションプログラム(11)のためのバッファ領域(13)を有するメモリを内蔵したデータ処理装置において、

前記アプリケーションプログラム(11)により入出力要求がなされた前記記憶装置(10)上のブロックに対応するブロックの全てが前記キャッシュバッファ領域(5)に存在するか否かの判定を行なう機能と、前記キャッシュバッファ領域(5)に新たなブロックの割り当てを行なう機能と、前記キャッシュバッファ領域(5)と前記アプリケーションプログラム(11)のためのバッファ領域(13)との間のデータの入出力を行なう機能とを有する入出力制御手段(4)と、

1回の処理で入出力可能なブロック数を選択条件として保持する選択条件保持手段(3)と、

前記アプリケーションプログラム(11)により入出力処理要求されたブロックの全てが前記キャッシュバッファ領域(5)上に存在するか否かを前記入出力制御手段(4)に問い合わせる機能と、前記アプリケーションプログラム(11)により入出力処理要求されたブロックの全てが前記キャッシュバッファ領域(5)上に存在しない場合は前記選択条件保持手段(3)が保持している条件に従って前記キャッシュバッファ領域(5)にブロックを新規に割り当てるか否かを選択する機能とを有する入出力方式選択手段(2)と、

前記入出力手段(9)によるデータの入出力処理に伴って前記アプリケーションプログラム(11)のためのバッファ領域(13)と前記キャッシュバッファ領域(5)との間に発生する不整合状態を解消する不整合状態解消手段(12)とを備え、

前記入出力制御手段(4)は、前記キャッシュバッファ領域(5)にブロックを新規に割り当てた場合には、前記入出力手段(9)により入出力されたデータを前記キャッシュバッファ領域(5)に新規に割り当てられたブロックにも記憶させ、

前記不整合状態解消手段(12)は、前記入出力手段(9)により入出力されたブロックに対応するブロックが前記アプリケーションプログラム(11)からの要求に応じてデータの入出力処理が開始以前からキャッシュバッファ領域(5)上に存在していたと前記入出力制御手段(4)が判定した場合に、そのブロックの内容を前記アプリケーションプログラム(11)のためのバッファ領域(13)と前記キャッシュバッファ領域(5)との間でコピーすべくしてあることを特徴とするキャッシュバッファを有するデータ処理装置。

2

【請求項2】 アプリケーションプログラム(11)の処理により任意の値を選択条件保持手段(3)に設定することが可能に構成されていることを特徴とする請求項1に記載のキャッシュバッファを有するデータ処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はブロック型のデバイス、即ちフレキシブルディスクユニット、光ディスクユニット等のような記憶媒体上のたとえばセクタに記憶されている一連のデータを一単位ブロックとしてデータが入出力される記憶装置に対してキャッシュバッファを利用してアプリケーションプログラムがデータを入出力することが可能なキャッシュバッファを有するデータ処理装置に関する。

## 【0002】

【従来の技術】 図6は、従来のキャッシュバッファを有するデータ処理装置において、キャッシュバッファを管理するためのハードウェア及びソフトウェアの機能を示すブロック図である。図6において、参照符号10は前述の如きたとえばハードディスクユニット等のブロック型デバイスを、9はブロック型デバイス10に対するデータの入出力処理を制御する入出力部を、1はキャッシュバッファ5及び入出力制御部4にて構成されるキャッシュバッファ管理部を、11はブロック型デバイス10を記憶装置として使用するアプリケーションプログラムを示している。

【0003】 キャッシュバッファ管理部1はキャッシュバッファ5と、ソフトウェアとしての入出力制御部4とで構成されている。キャッシュバッファ5は、ブロック型デバイス10の記憶媒体上のデータの記憶単位であるブロックに対応してデータを保持するために、具体的にはマイクロコンピュータに内蔵されるメモリ上にブロック単位で設定される。また入出力制御部4は、入出力部9を使用してキャッシュバッファ5を経由したデータの入出力処理を制御する。なお、図6において参照符号70台の矢符は制御信号線を、80台の矢符はデータが転送される経路をそれぞれ示している。

【0004】 次に、上述のような従来技術において、キャッシュバッファ管理部1に対してアプリケーションプログラム11から入出力要求があった場合の処理の流れについて説明する。まず、入力処理について説明する。

【0005】 アプリケーションプログラム11がブロック型デバイス10からデータの入力が必要とする場合、データの入力要求を発生して信号線71を介して入出力制御部4に与える。たとえば、ブロック型デバイス10のブロック番号mからnブロック分のデータの入力要求をアプリケーションプログラム11が発生した場合、入出力制御部4は要求されているブロック型デバイス10上のブロックに対応するキャッシュバッファ5のブロックが存在するか否かをまず調べる。該当するキャッシュバッファ5の

ブロックが存在する場合、入出力制御部4はキャッシュバッファ5に記憶されているデータを矢符80、81の経路で要求元のアプリケーションプログラム11へ転送することにより、入出力部9を使用することなしに入力処理を完了する。

【0006】一方、アプリケーションプログラム11から入力要求があったブロック型デバイス10のブロックに対応するキャッシュバッファ5のブロックが存在しない場合は、入出力制御部4はまず必要なキャッシュバッファ5のブロックをメモリ上に割り当て、その後に入出力部9に対して入力要求を信号線72を介して与える。これにより、入出力部9はブロック型デバイス10に入力要求を信号線73を介して与えて入力要求があったブロックのデータをブロック型デバイス10から読み出し、矢符83、82、80の経路でキャッシュバッファ5に新たに割り当てられたブロックに記憶させる。その後、キャッシュバッファ5からデータが矢符80、81の経路で要求元のアプリケーションプログラム11へ転送されて入力処理が終了する。

【0007】アプリケーションプログラム11がブロック型デバイス10へのデータの出力を必要とする場合、データの出力要求を発生して信号線71を介して入出力制御部4に与える。たとえば、ブロック型デバイス10のブロック番号mからnブロック分のデータに対してアプリケーションプログラム11から出力要求があった場合、入出力制御部4は要求されているブロック型デバイス10上のブロックに対応するキャッシュバッファ5のブロックが存在するか否かをまず調べる。該当するキャッシュバッファ5のブロックが存在する場合、入出力制御部4は要求元のアプリケーションプログラム11から矢符81、80の経路でキャッシュバッファ5へデータを転送することにより、入出力部9を使用することなしに出力処理を完了する。

【0008】一方、アプリケーションプログラム11から出力要求があったブロック型デバイス10のブロックに対応するキャッシュバッファ5のブロックが存在しない場合は、入出力制御部4はまず必要なキャッシュバッファ5のブロックをメモリ上に割り当て、その後に入出力部9からデータを読み込む処理は省略されている。

【0009】なお、上述の出力処理においては、アプリケーションプログラム11から出力要求があった場合のブロック型デバイス10で必要となるブロックは新規に割り当てられるものとしている。従って、キャッシュバッファ5を割り当てた後に出力先のブロック型デバイス10に入出力部9からデータを読み込む処理は省略されている。

【0010】

【発明が解決しようとする課題】従来のキャッシュバッ

ファを有するデータ処理装置では、ブロック型デバイスに関する入出力処理を全て上述のようにキャッシュバッファを経由して処理していた。このため、アプリケーションプログラムから要求されるブロック数が大きい場合には、キャッシュバッファに割り当てられるブロック数も多くなるため、キャッシュバッファの入れ換えが頻繁に発生することになる。このような状況は、キャッシュバッファのヒット率の低下の原因となり、マイクロコンピュータの性能を向上させる目的で導入されたキャッシュバッファの効果が十分に発揮されない。また、用意されているキャッシュバッファの個数を越えるブロック数が要求された場合、ブロック型デバイスへの入出力要求は複数回に分割されて行なわれるので、非常に時間を要するという問題がある。

【0011】このような事情から、たとえば特開平4-60730号公報、特開平3-196345号公報等の発明が提案されている。前者は、キャッシュバッファの容量以上のデータが入出力された場合にはキャッシュバッファをバイパスする構成が開示されている。また、後者はデータの入出力をキャッシュバッファを用いて行なうか否かを判定した上で行なう構成が開示されている。

【0012】しかし、上述のいずれに発明においても、キャッシュバッファをバイパスしてデータの入出力を行なった場合には、入出力されたデータとキャッシュバッファに記憶されているデータとが一致しない不整合の状態が発生する虞がある。

【0013】本発明はこのような事情に鑑みてなされたものであり、キャッシュバッファをバイパスしてデータの入出力を行なった場合にも、入出力されたデータとキャッシュバッファに記憶されているデータとの間に不整合が生じないように構成したキャッシュバッファを有するデータ処理装置の提供を目的とする。

【0014】

【課題を解決するための手段】本発明に係るキャッシュバッファを有するデータ処理装置は、ブロック型デバイスである記憶装置に対してアプリケーションプログラムがデータを入出力する際にキャッシュバッファがバイパスされた場合は、実際に入出力されたデータとキャッシュバッファに記憶されているデータとの間に不整合が生じていないかを判断し、不整合が生じている場合にはそれを解消するためにアプリケーションプログラム用バッファとキャッシュバッファとの間でデータをコピーする不整合状態解消手段を備えている。

【0015】また本発明のキャッシュバッファを有するデータ処理装置は、データの入出力に際してキャッシュバッファをバイパスするか否かの選択条件を保持する選択条件保持手段を備え、それに保持される選択条件をアプリケーションプログラムの処理により任意に設定可能な構成にしている。

【0016】

【作用】本発明に係るキャッシュバッファを有するデータ処理装置では、ブロック型デバイスである記憶装置に対してアプリケーションプログラムがデータを入出力する際にキャッシュバッファがバイパスされた場合は、実際に入出力されたデータとキャッシュバッファに記憶されているデータとの間に不整合が生じていないかが判断され、不整合が生じている場合にはそれを解消するためにアプリケーションプログラム用バッファとキャッシュバッファとの間で不整合状態解消手段によりデータがコピーされ、不整合状態が解消される。

【0017】また、本発明に係るキャッシュバッファを有するデータ処理装置では、データの入出力に際してキャッシュバッファをバイパスするか否かの選択条件がアプリケーションプログラムの必要に応じて任意に設定可能になる。

【0018】

【実施例】以下、本発明をその実施例を示す図面に基づいて詳述する。図1は本発明に係るキャッシュバッファを有するデータ処理装置のキャッシュバッファ管理のためのハードウェア及びソフトウェアの機能を示すブロック図である。

【0019】図1において、参照符号10は記憶装置としてのブロック型デバイスを、9はブロック型デバイス10に対するデータの入出力処理を制御する入出力部をそれぞれ示している。ブロック型デバイス10は、たとえばハードディスクユニット等の記憶装置であり、インタフェースである入出力部9によりデータ処理装置であるマイクロコンピュータシステムに接続されている。

【0020】参照符号1はキャッシュバッファ管理部であり、入出力方式選択部2、選択条件保持部3、入出力制御部4、キャッシュバッファ領域5及び不整合状態解消部12にて構成される。このキャッシュバッファ管理部1はマイクロコンピュータシステムに内蔵されるハードウェア及びソフトウェアで構成される。

【0021】また、参照符号11はブロック型デバイス10を記憶装置として使用し、マイクロコンピュータシステムにより実行されるアプリケーションプログラムを、13はマイクロコンピュータシステムに内蔵されるメモリ上に設定されるアプリケーションプログラム用バッファ領域をそれぞれ示している。

【0022】キャッシュバッファ管理部1はキャッシュバッファ領域5と、メモリまたはレジスタである選択条件保持部3と、ソフトウェアとしての入出力方式選択部2、入出力制御部4及び不整合状態解消部12とで構成されている。キャッシュバッファ領域5は、ブロック型デバイス10の記憶媒体上のデータの記憶単位であるブロックに対応してデータを保持するために、具体的にはマイクロコンピュータに内蔵されるメモリ上にブロック単位で設定される。また入出力制御部4は、入出力部9により入出力されたデータのアプリケーションプログラム用

バッファ領域13とキャッシュバッファ領域5との間でのコピーを行なう。

【0023】入出力制御部4は、アプリケーションプログラム用バッファ領域13とキャッシュバッファ領域5との間でブロック単位でデータのコピーを行なう機能と、アプリケーションプログラム11から処理要求があったブロックに対応するブロックがキャッシュバッファ領域5に全て存在するか否かを判定する機能とを有する。

【0024】入出力方式選択部2は、アプリケーションプログラム11からの入出力要求を受けて入出力制御部4に対して、アプリケーションプログラム11が要求しているブロックの全てがキャッシュバッファ領域5上に存在するか否かを問い合わせる機能と、存在しない場合には更にキャッシュバッファ領域5にブロックを新規に割り当てるか否かを選択する機能とを有する。

【0025】不整合状態解消部12は、入出力制御部4で要求されたブロックの全てがキャッシュバッファ領域5に存在しないと判定された場合に、入出力部9によるデータの入出力処理に際して発生する可能性のある不整合状態を検出し、不整合状態が発生していた場合には不整合状態を解消する機能を有する。

【0026】選択条件保持部3は、入出力方式選択部2がキャッシュバッファの割り当てを行なうか否かを決定する基準となる選択条件、具体的にはキャッシュバッファ領域5に新規に設定可能なブロックの数を保持する機能を有する。なお、図1において参照符号70aの矢符は制御信号線を、80aの矢符はデータが転送される経路をそれぞれ示している。

【0027】また、図2はアプリケーションプログラム11が使用するバッファ領域13、キャッシュバッファ領域5のブロックの使用状況、ブロック型デバイス10のブロックを示す模式図である。具体的には、アプリケーションプログラムが使用するバッファ領域13の内のブロック型デバイス10のブロック番号#4、#5、#6、#7及び#10のブロックの内容がキャッシュバッファ領域5に保持されている状態が示されている。

【0028】次に本発明に係るデータ処理装置のキャッシュバッファの管理のための動作について説明する。まず、キャッシュバッファ管理部1に対してアプリケーションプログラム11から入出力要求があった場合の処理の流れについて説明する。

【0029】アプリケーションプログラム11がブロック型デバイス10からデータを読み出す必要がある場合にはデータの出力要求を、アプリケーションプログラム11がブロック型デバイス10にデータの書き込みを必要とする場合にはデータの出力要求をそれぞれ発生する。データの入出力処理のパターンとしては、以下の5通りが考えられる。

【0030】(a) 入出力方式選択部2でキャッシュバッファ領域5が割り当てられる入出力処理が行なわれる場

合で、且つ処理対象のブロックの全てが処理の開始前にキャッシュバッファ領域5に存在しない場合。この場合には不整合状態解消部12による処理は不要である。

【0031】(b) 入出力方式選択部2でキャッシュバッファ領域5が割り当てられない入出力処理が行なわれる場合で、且つ処理対象のブロックの全てが処理の開始前にキャッシュバッファ領域5に存在しない場合。この場合には不整合状態解消部12による処理は不要である。

【0032】(c) 処理対象のブロックの全てがキャッシュバッファ領域5上に存在する場合。この場合には不整合状態解消部12による処理は不要である。

【0033】(d) 入出力方式選択部2でキャッシュバッファ領域5が割り当てられる入出力処理が行なわれる場合で、且つ処理対象のブロックの一部のみが処理の開始前にキャッシュバッファ領域5上に存在する場合。この場合には不整合状態解消部12による処理が必要になる。

【0034】(e) 入出力方式選択部2でキャッシュバッファ領域5が割り当てられない入出力処理が行なわれる場合で、且つ処理対象のブロックの一部が処理の開始前にキャッシュバッファ領域5上に存在する場合。この場合には不整合状態解消部12による処理が必要になる。

【0035】また、選択条件としては、本実施例ではキャッシュバッファ領域5に割り当てられる最大処理ブロック数を2ブロックとし、これが信号線6によりアプリケーションプログラム11から選択条件保持部3に設定されているとする。なお、最大処理ブロック数が2ブロックである場合、図2に示されている(a)~(e)は上述の5つの場合(a)~(e)に対応する。以下、上述の(a)~(e)のそれぞれの場合の入出力処理の動作について、入出力方式選択部2、入出力制御部4及び不整合状態解消部12それぞれの動作手順を示す図3、図4及び図5のフローチャートを参照して順に説明する。

【0036】図2に(a)で示されているブロック番号#0から2ブロック分の入力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して入力要求を信号線71を介して与える。

【0037】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう(ステップS11)。これにより、入出力制御部4に制御が移される(ステップS12)。

【0038】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する(ステップS21)。

【0039】この場合には目的のブロック全てがキャッシュバッファ領域5に存在しない(ステップS13でNO)ので、入出力方式選択部2は選択条件保持部3が保持している条件を信号線70を介して読み込み、これに従ってキャッシュバッファ領域5に新たにブロックを割り当てる

か否かを決定する(ステップS14)。この場合は要求されたブロック数(2ブロック)が選択条件保持部3に格納されている条件(2ブロック)より大きくはない(ステップS14でNO)ので、入出力方式選択部2は新たなブロックをキャッシュバッファ領域5に割り当てることを決定し、入出力制御部4に対して新たなブロックをキャッシュバッファ領域5に割り当てることを信号線74を介して要求し、入出力制御部4に制御を移す(ステップS15)。

10 【0040】入出力制御部4は、まずキャッシュバッファ領域5に新たなブロックを割り当てる(ステップS22)。次に、入出力制御部4は入出力部9に対してアプリケーションプログラム用バッファ領域13へデータを入力するように信号線72を介して要求する(ステップS23、S24)。これにより、入出力部9はアプリケーションプログラム11により入力要求されているブロック型デバイス10のブロックのデータを読み出して経路88、81を経由してアプリケーションプログラム用バッファ領域13へ転送して記憶させる。また、入出力制御部4は新たに割り  
20 当てられたキャッシュバッファ領域5のブロックにアプリケーションプログラム用バッファ領域13から経路81、84、80を経由してデータを転送し、コピーして処理を終える(ステップS25)。

【0041】この処理が終了すると、入出力方式選択部2は不整合状態解消部12に不整合状態の解消を信号線75を介して要求し、不整合状態解消部12に制御を移す(ステップS18)。

30 【0042】但し上述の処理以前には、処理対象のブロックに対応するブロックがキャッシュバッファ領域5には全く存在しなかったため、不整合状態は発生しない(ステップS31でYES)。このため、不整合状態解消部12はそのまま処理を終了する。

【0043】図2に(a)で示されているブロック番号#0から2ブロック分の出力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して出力要求を信号線71を介して与える。

40 【0044】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を信号線74を介して行なう(ステップS11)。これにより、入出力制御部4に制御が移される(ステップS12)。

【0045】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する(ステップS21)。

50 【0046】この場合には目的のブロック全てがキャッシュバッファ領域5に存在しない(ステップS13でNO)ので、入出力方式選択部2は選択条件保持部3が保持している条件を信号線70を介して読み込み、これに従ってキャッシュバッファ領域5に新たにブロックを割り当て

るか否かを決定する(ステップS14)。この場合は要求されたブロック数(2ブロック)が選択条件保持部3に格納されている条件(2ブロック)より大きくはない(ステップS14でNO)ので、入出力方式選択部2は新たなブロックをキャッシュバッファ領域5に割り当てることを決定し、入出力制御部4に対して新たなブロックをキャッシュバッファ領域5に割り当てることを信号線74を介して要求し、入出力制御部4に制御を移す(ステップS15)。

【0047】入出力制御部4は、まず新たなブロックをキャッシュバッファ領域5に割り当てる(ステップS22)。次に、入出力制御部4は新たに割り当てられたキャッシュバッファ領域5のブロックにアプリケーションプログラム用バッファ領域13から経路81、84、80を経由してデータを転送し、コピーして処理を完了する(ステップS23、S25)。

【0048】この処理が終了すると、入出力方式選択部2は不整合状態解消部12に不整合状態の解消を信号線75を介して要求し、不整合状態解消部12に制御を移す(ステップS18)。

【0049】但し、上述の処理以前には、処理対象のブロックに対応するキャッシュバッファ領域5が全く存在しないため、不整合状態は発生しない(ステップS31でYES)。このため、不整合状態解消部12はそのまま処理を終了する。

【0050】図2に(b)で示されているブロック番号#0から4ブロック分の入力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して入力要求を信号線71を介して与える。

【0051】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう(ステップS11)。これにより、入出力制御部4に制御が移される(ステップS12)。

【0052】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する(ステップS21)。

【0053】この場合には目的のブロック全てがキャッシュバッファ領域5に存在しない(ステップS13でNO)ので、入出力方式選択部2は選択条件保持部3が保持している条件を信号線70を介して読み込み、これに従ってキャッシュバッファ領域5に新たにブロックを割り当てるか否かを決定する(ステップS14)。この場合は要求されたブロック数(4ブロック)が選択条件保持部3に保持されている条件(2ブロック)より大きい(ステップS14でYES)ので、入出力方式選択部2は新たなブロックをキャッシュバッファ領域5に割り当てないことを決定し、アプリケーションプログラム11により要求されているブロックのデータを直接アプリケーションプログラム

用バッファ領域13へ入力するように入出力部9に対して要求する(ステップS16)。

【0054】これにより、入出力部9はアプリケーションプログラム11により入力要求されているブロック型デバイス10のブロックのデータを読み出して経路88、81を経由してアプリケーションプログラム用バッファ領域13へ転送して記憶させる。

【0055】この処理が終了すると、入出力方式選択部2は不整合状態解消部12に不整合状態の解消を信号線75を介して要求し、不整合状態解消部12に制御を移す(ステップS18)。

【0056】但し、上述の処理以前には、処理対象のブロックに対応するキャッシュバッファ領域5が全く存在しないため、不整合状態は発生しない(ステップS31でYES)。このため、不整合状態解消部12はそのまま処理を終了する。

【0057】図2に(b)で示されているブロック番号#0から4ブロック分の出力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して出力要求を信号線71を介して与える。

【0058】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行ない(ステップS11)、ステップS12の入出力制御部4の処理が行なわれる。

【0059】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する(ステップS21)。

【0060】この場合には目的のブロック全てがキャッシュバッファ領域5に存在しない(ステップS13でNO)ので、入出力方式選択部2は選択条件保持部3が保持している条件を信号線70を介して読み込み、これに従ってキャッシュバッファ領域5に新たにブロックを割り当てるか否かを決定する(ステップS14)。この場合は要求されたブロック数(4ブロック)が選択条件保持部3に保持されている条件(2ブロック)より大きい(ステップS14でYES)ので、入出力方式選択部2は新たなブロックをキャッシュバッファ領域5に割り当てないことを決定し、入出力部9に対して出力処理を要求する(ステップS16)。

【0061】これにより、入出力部9はアプリケーションプログラム11により出力要求されているアプリケーションプログラム用バッファ領域13のブロックのデータを経路81、88、83を経由してブロック型デバイス10へ転送して記憶させる。

【0062】この処理が終了すると、入出力方式選択部2は不整合状態解消部12に不整合状態の解消を信号線75を介して要求し、不整合状態解消部12に制御を移す(ステップS18)。

【0063】但し、上述の処理以前には、処理対象のブロックに対応するキャッシュバッファ領域5が全く存在しないため、不整合状態は発生しない（ステップS31でYES）。このため、不整合状態解消部12はそのまま処理を終了する。

【0064】図2に(c)で示されているブロック番号#0から4ブロック分の入力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して入力要求を信号線71を介して与える。

【0065】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう（ステップS11）。これにより、入出力制御部4に制御が移される（ステップS12）。

【0066】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する（ステップS21）。

【0067】この場合には目的のブロック全てがキャッシュバッファ領域5に存在する（ステップS13でYES）ので、入出力方式選択部2は入出力制御部4にキャッシュバッファ領域5からアプリケーションプログラム用バッファ領域13へのデータのコピー処理を要求し、入出力制御部4に制御を移す（ステップS17）。

【0068】入出力制御部4はキャッシュバッファ領域5からアプリケーションプログラム用バッファ領域13へ経路80、84、81を介してデータを転送し、コピーを行なって入力処理を終了する。

【0069】この処理が終了すると、入出力方式選択部2は不整合状態解消部12に不整合状態の解消を信号線75を介して要求し、不整合状態解消部12に制御を移す（ステップS18）。

【0070】但し、上述の処理以前には、処理対象のブロックに対応するキャッシュバッファ領域5が全く存在しないため、不整合状態は発生しない（ステップS31でYES）。このため、不整合状態解消部12はそのまま処理を終了する。

【0071】図2に(c)で示されているブロック番号#0から4ブロック分の出力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して出力要求を信号線71を介して与える。

【0072】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう（ステップS11）。これにより、入出力制御部4に制御が移される（ステップS12）。

【0073】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する（ステップS21）。

【0074】この場合には目的のブロック全てがキャッシュバッファ領域5に存在する（ステップS13でYES）ので、入出力方式選択部2は入出力制御部4にアプリケーションプログラム用バッファ領域13からキャッシュバッファ領域5へのデータのコピー処理を要求し、入出力制御部4に制御を移す（ステップS17）。

【0075】入出力制御部4はアプリケーションプログラム用バッファ領域13からキャッシュバッファ領域5へ経路81、84、80を経由してデータを転送し、コピーを行なって出力処理を完了する。

【0076】この処理が終了すると、入出力方式選択部2は不整合状態解消部12に不整合状態の解消を信号線75を介して要求し、不整合状態解消部12に制御を移す（ステップS18）。

【0077】但し、上述の処理以前には、処理対象のブロックに対応するキャッシュバッファ領域5が全く存在しないため、不整合状態は発生しない（ステップS31でYES）。このため、不整合状態解消部12はそのまま処理を終了する。

20 【0078】図2に(d)で示されているブロック番号#7から2ブロック分の入力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して入力要求を信号線71を介して与える。

【0079】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう（ステップS11）。これにより、入出力制御部4に制御が移される（ステップS12）。

30 【0080】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する（ステップS21）。

【0081】この場合には目的のブロックの一部のみがキャッシュバッファ領域5に存在する（ステップS13でNO）ので、入出力方式選択部2は選択条件保持部3が保持している条件を信号線70を介して読み込み、これに従ってキャッシュバッファ領域5に新たにブロックを割り当てるか否かを決定する（ステップS14）。この場合は要求されたブロック数（2ブロック）が選択条件保持部3に保持されている条件（2ブロック）より大きくはない（ステップS14でNO）ので、入出力方式選択部2は新たなブロックをキャッシュバッファ領域5に割り当てることを決定し、入出力制御部4に対して新たなブロックをキャッシュバッファ領域5に割り当てることを信号線74を介して要求し、入出力制御部4に制御を移す（ステップS15）。

40 【0082】入出力制御部4は、まずアプリケーションプログラム11により要求されているブロックのデータを直接アプリケーションプログラム用バッファ領域13へ入力するように入出力部9に対して要求すると共に、入出



力制御部4はまだ割り当てられていなかったブロック番号#8に対応するブロックをキャッシュバッファ領域5に割り当てる(ステップS22)。

【0083】これにより、入出力部9はアプリケーションプログラム11により入力が必要されているブロック型デバイス10のブロックのデータを読み出して経路88、81を経由してアプリケーションプログラム用バッファ領域13へ転送して記憶させる。また、入出力制御部4は新たに割り当てられたキャッシュバッファ領域5のブロックへアプリケーションプログラム用バッファ領域13から経路81、84、80を経由してデータを転送し、コピーして処理を終える(ステップS25)。

【0084】最後に、入出力方式選択部2は、不整合状態解消部12に対して、キャッシュバッファ領域5の不整合状態の解消を要求し、不整合状態解消部12に制御を移す(ステップS18)。不整合状態解消部12は、処理対象となったブロック型デバイス10のブロックに対応するブロックがキャッシュバッファ領域5に処理開始以前に存在していたことを検出し(ステップS31でNO)、そのブロック(ブロック番号#7に対応する)の内容をキャッシュバッファ領域5からアプリケーションプログラム用バッファ領域13へ転送してコピーすることにより不整合状態を解消し、入力処理を完了する(ステップS32、S34)。

【0085】図2に(d)で示されているブロック番号#7から2ブロック分の出力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して出力要求を信号線71を介して与える。

【0086】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう(ステップS11)。これにより、入出力制御部4に制御が移される(ステップS12)。

【0087】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する(ステップS21)。

【0088】この場合には目的のブロックの一部のみがキャッシュバッファ領域5に存在する(ステップS13でNO)ので、入出力方式選択部2は選択条件保持部3が保持している条件を信号線70を介して読み込み、これに従ってキャッシュバッファ領域5に新たにブロックを割り当てるか否かを決定する(ステップS14)。この場合は要求されたブロック数(2ブロック)が選択条件保持部3に保持されている条件(2ブロック)より大きくはない(ステップS14でNO)ので、入出力方式選択部2は新たなブロックをキャッシュバッファ領域5に割り当てることを決定し、入出力制御部4に対して新たなブロックをキャッシュバッファ領域5に割り当てることを信号線74を介して要求し、入出力制御部4に制御を移す(ステッ

ブS15)。

【0089】入出力制御部4は、まだ割り当てられていなかったブロック番号#8のに対応するブロックをキャッシュバッファ領域5に新たに割り当て(ステップS23)、その後新たに割り当てられたキャッシュバッファ領域5のブロックへアプリケーションプログラム用バッファ領域13から経路81、84、80を経由してデータをコピーする。

【0090】最後に、入出力方式選択部2は、不整合状態解消部12に対して、キャッシュバッファ領域5の不整合状態の解消を要求し、不整合状態解消部12に制御を移す(ステップS18)。不整合状態解消部12は、処理対象となったブロック型デバイス10のブロックに対応するブロックがキャッシュバッファ領域5に処理開始以前に存在していたことを検出し(ステップS31でNO)、アプリケーションプログラム用バッファ領域13のそのブロック(ブロック番号#10に対応する)のデータをキャッシュバッファ領域5の対応するブロックへ転送して不整合状態を解消し、出力処理を完了する(ステップS32、S33)。

【0091】図2に(e)で示されているブロック番号#8から4ブロック分の入力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して入力要求を信号線71を介して与える。

【0092】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう(ステップS11)。これにより、入出力制御部4に制御が移される(ステップS12)。

【0093】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する(ステップS21)。

【0094】この場合には目的のブロック全てがキャッシュバッファ領域5に存在しない(ステップS13でNO)ので、入出力方式選択部2は選択条件保持部3が保持している条件を信号線70を介して読み込み、これに従ってキャッシュバッファ領域5に新たにブロックを割り当てるか否かを決定する(ステップS14)。この場合は要求されたブロック数(4ブロック)が選択条件保持部3に保持されている条件(2ブロック)より大きい(ステップS14でYES)ので、入出力方式選択部2は新たなブロックをキャッシュバッファ領域5に割り当てないことを決定し、入出力部9に対して入力処理を要求する(ステップS16)。

【0095】これにより、入出力部9はアプリケーションプログラム11により入力が必要されているブロック型デバイス10のブロックのデータを読み出して経路88、81を経由してアプリケーションプログラム用バッファ領域13へ転送して記憶させる。

【0096】最後に、入出力方式選択部2は、不整合状

態解消部12に対して、キャッシュバッファ領域5の不整合状態の解消要求を出す。不整合状態解消部12は、入力処理の対象となったブロック型デバイス10のブロックに対応するブロックがキャッシュバッファ領域5が存在していたことを検出し（ステップS31でNO）、そのブロック（ブロック番号#10に対応する）の内容をアプリケーションプログラム用バッファ領域13へ転送してコピーして不整合状態を解消し、入力処理を完了する（ステップS32、S34）。

【0097】図2に(e)で示されているブロック番号#8から4ブロック分の出力処理の場合、まずアプリケーションプログラム11は入出力方式選択部2に対して出力要求を信号線71を介して与える。

【0098】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう（ステップS11）。これにより、入出力制御部4に制御が移される（ステップS12）。

【0099】入出力制御部4は、要求されたブロックの内のいくつかはキャッシュバッファ領域5に現在存在するか否かを調べて入出力方式選択部2に信号線74を介して応答する（ステップS21）。

【0100】この場合には目的のブロック全てがキャッシュバッファ領域5に存在しない（ステップS13でNO）ので、入出力方式選択部2は選択条件保持部3が保持している条件を信号線70を介して読み込み、これに従ってキャッシュバッファ領域5に新たにブロックを割り当てるか否かを決定する（ステップS14）。この場合は要求されたブロック数（4ブロック）が選択条件保持部3に保持されている条件（2ブロック）より大きい（ステップS14でYES）ので、入出力方式選択部2は新たなブロックをキャッシュバッファ領域5に割り当てないことを決定し、入出力部9に対して出力処理を要求する（ステップS16）。

【0101】これにより、入出力部9はアプリケーションプログラム11により出力が要求されているアプリケーションプログラム用バッファ領域13のブロックのデータを経路81、88、83を経由してブロック型デバイス10へ転送して記憶させる。

【0102】最後に、入出力方式選択部2は不整合状態解消部12に対してキャッシュバッファ領域5の不整合状態の解消要求を出す。不整合状態解消部12は、出力処理の対象となったブロックに対応するキャッシュバッファ領域5が存在していたことを検出し（ステップS31でNO）、アプリケーションプログラム用バッファ領域13のそのブロック（ブロック番号#10に対応する）のデータをキャッシュバッファ領域5の対応するブロックへ転送して不整合状態を解消し、出力処理を完了する（ステップS32、S33）。

### 【0103】

【発明の効果】以上に詳述したように本発明に係るキャッシュバッファを有するデータ処理装置では、選択条件保持部（手段）に設定されている選択条件の値を基準としてキャッシュバッファを使用するか否かが判断されるので、キャッシュバッファの入れ換えの回数が少なく抑えられてヒット率が向上し、またアプリケーションプログラム用のバッファとキャッシュバッファとの間でデータの不整合が生じた場合には不整合状態解消部（手段）により両者間でデータのコピーが行なわれるので、不整合状態が解消される。

【0104】また、アプリケーションプログラムの処理により選択条件保持部（手段）に選択条件の値を任意に設定することが可能であるため、アプリケーションプログラムに最適な値を設定することが可能になる。

### 【図面の簡単な説明】

【図1】本発明に係るキャッシュバッファを有するデータ処理装置のキャッシュバッファの管理のためのハードウェア及びソフトウェアの機能を示すブロック図である。

【図2】本発明に係るキャッシュバッファを有するデータ処理装置のキャッシュバッファの管理に際してアプリケーションプログラムが使用するバッファ領域、キャッシュバッファ領域のブロックの使用状況、ブロック型デバイスのブロックを示す模式図である。

【図3】本発明に係るキャッシュバッファを有するデータ処理装置のキャッシュバッファの管理の際の出力方式選択部の動作手順を示すフローチャートである。

【図4】本発明に係るキャッシュバッファを有するデータ処理装置のキャッシュバッファの管理の際の出力制御部の動作手順をフローチャートである。

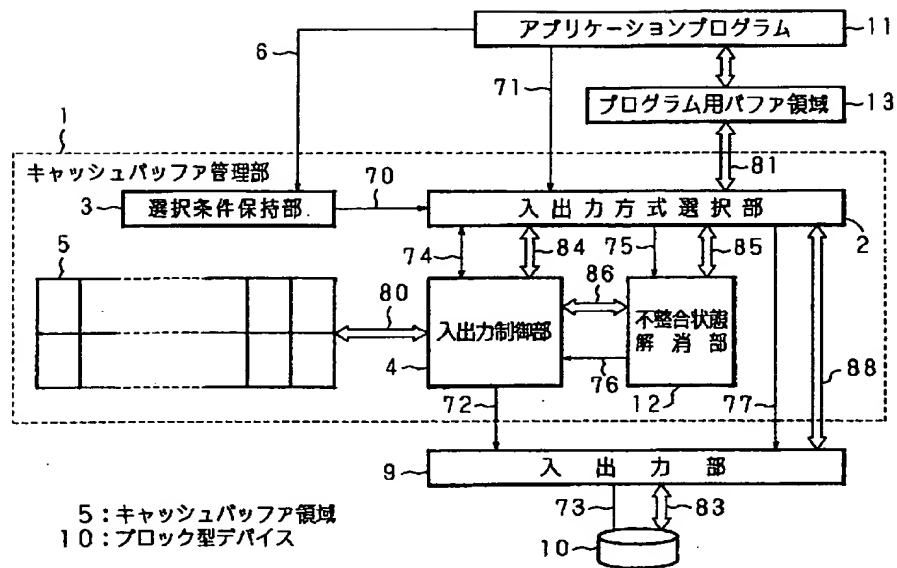
【図5】本発明に係るキャッシュバッファを有するデータ処理装置のキャッシュバッファの管理の際の不整合状態解消部の動作手順を示すフローチャートである。

【図6】従来のキャッシュバッファを有するデータ処理装置のキャッシュバッファ管理のためのハードウェア及びソフトウェアの機能を示すブロック図である。

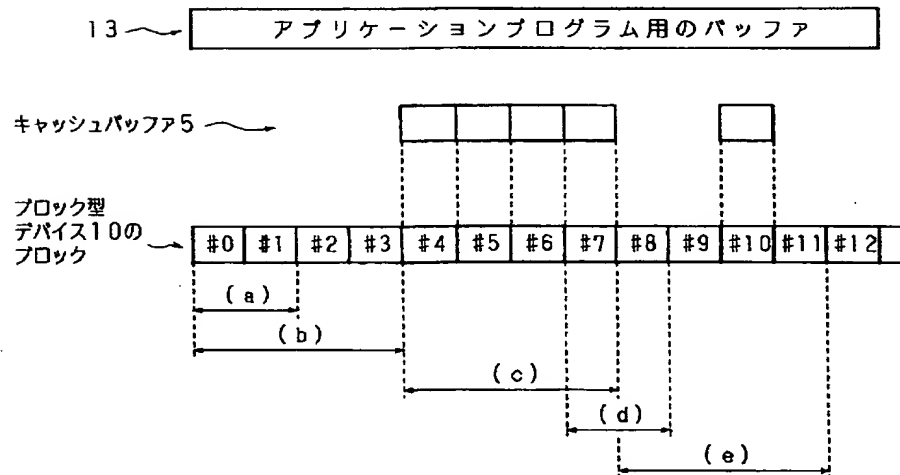
### 【符号の説明】

- |    |                      |
|----|----------------------|
| 1  | キャッシュバッファ管理部         |
| 2  | 入出力方式選択部             |
| 3  | 選択条件保持部              |
| 4  | 入出力制御部               |
| 5  | キャッシュバッファ領域          |
| 9  | 入出力部                 |
| 10 | ブロック型デバイス            |
| 11 | アプリケーションプログラム        |
| 12 | 不整合状態解消部             |
| 13 | アプリケーションプログラム用バッファ領域 |

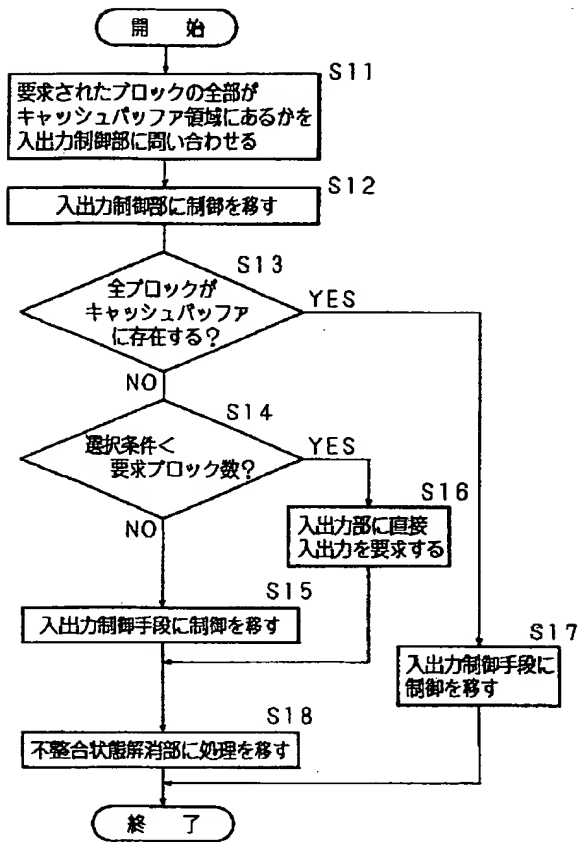
【図1】



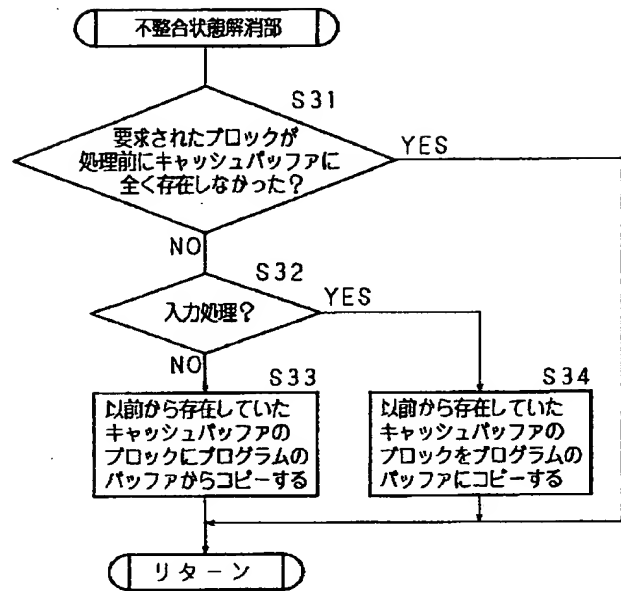
【図2】



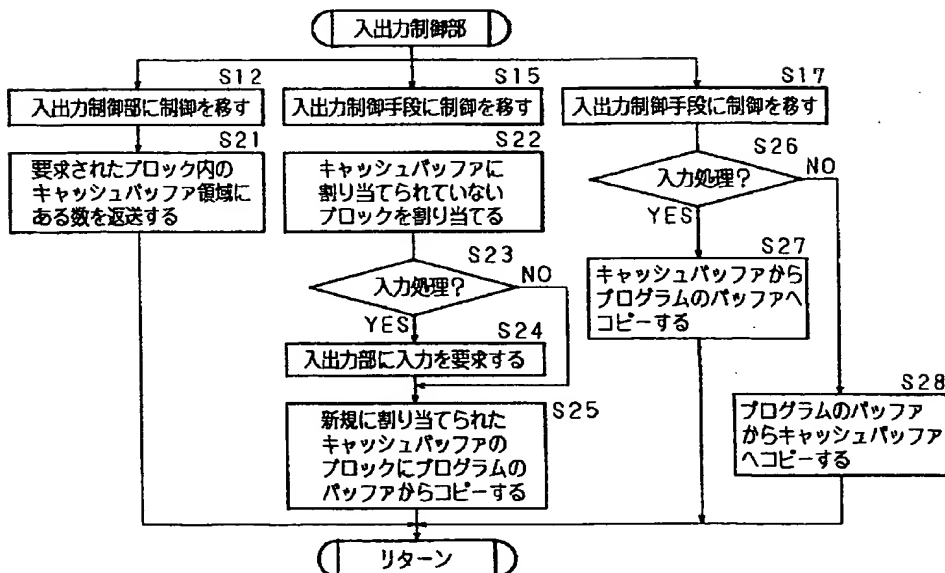
【図3】



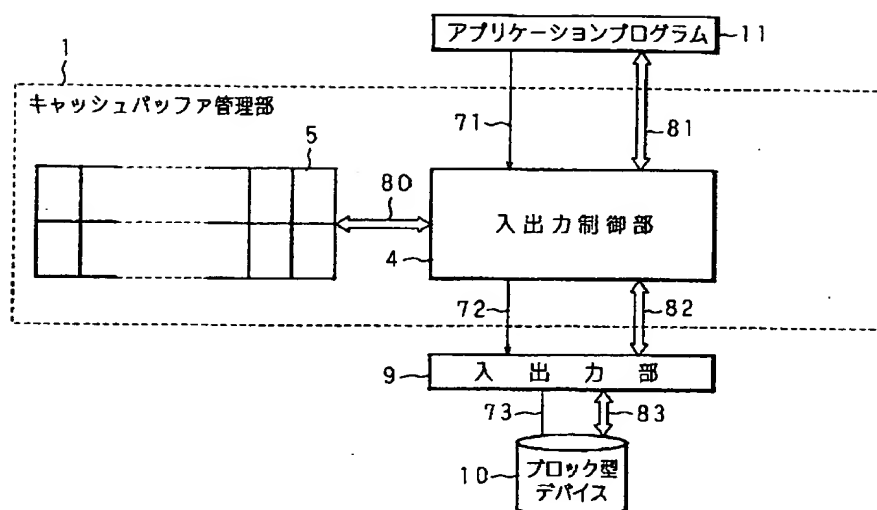
【図5】



【図4】



【図6】



## 【手続補正書】

【提出日】平成6年4月14日

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正内容】

【0001】

【産業上の利用分野】本発明はブロック型のデバイス、即ちフレキシブルディスクユニット、ハードディスクユニット、光磁気ディスクユニット等のような記憶媒体上のたとえばセクタに記憶されている一連のデータを一単位のブロックとしてデータが入出力される記憶装置に対してキャッシュバッファを利用してアプリケーションプログラムがデータを入出力することが可能なキャッシュバッファを有するデータ処理装置に関する。

## 【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正内容】

【0011】このような事情から、たとえば特開平4-60730号公報、特開平3-196345号公報等の発明が提案されている。前者は、キャッシュバッファの容量以上のデータが入出力された場合にはキャッシュバッファをバイパスする構成が開示されている。また、後者はデータの入出力をキャッシュバッファを用いて行なうか否かを判定した上で行なう構成が開示されている。

## 【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0068

【補正方法】変更

【補正内容】

【0068】入出力制御部4はキャッシュバッファ領域5からアプリケーションプログラム用バッファ領域13へ経路80、84、81を介してデータを転送し、コピーを行なって入力処理を終了する。上述の処理以前には、処理対象のブロックの全てがキャッシュバッファ領域5に存在するため、不整合状態解消部12の処理は行なわれない。

## 【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0069

【補正方法】削除

## 【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0070

【補正方法】削除

## 【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0075

【補正方法】変更

【補正内容】

【0075】入出力制御部4はアプリケーションプログラム用バッファ領域13からキャッシュバッファ領域5へ経路81、84、80を介してデータを転送し、コピーを行なって入力処理を完了する。上述の処理以前には、処理対象のブロックの全てがキャッシュバッファ領域5に存在するため、不整合状態解消部12での処理は行なわれない。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0076

【補正方法】削除

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0077

【補正方法】削除

【手続補正 9】

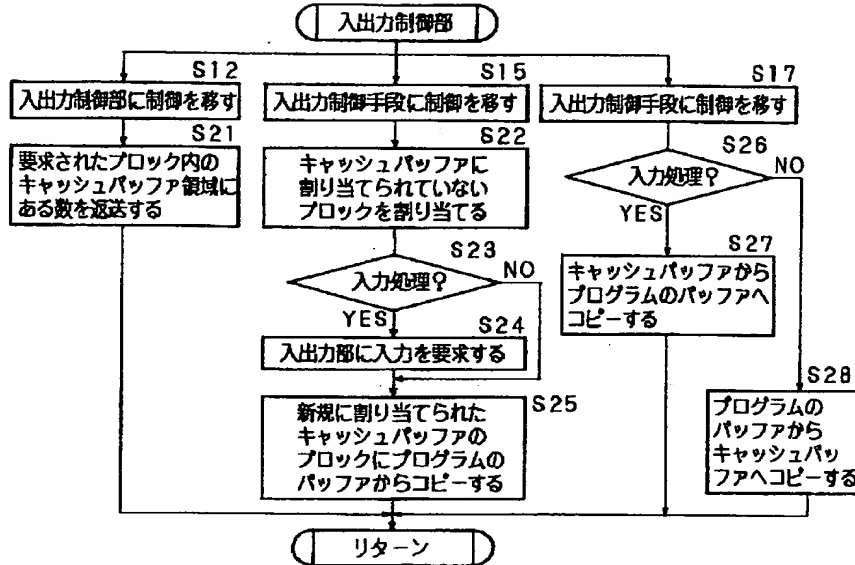
【補正対象書類名】図面

【補正対象項目名】図 4

【補正方法】変更

【補正内容】

【図 4】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成13年2月9日(2001.2.9)

【公開番号】特開平7-160582

【公開日】平成7年6月23日(1995.6.23)

【年通号数】公開特許公報7-1606

【出願番号】特願平5-305294

【国際特許分類第7版】

G06F 12/08 320

【FI】

G06F 12/08 320

C

【手続補正書】

【提出日】平成12年2月15日(2000.2.15)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】アプリケーションプログラムからの要求に応じて入出力手段を介してブロック単位でのデータの入出力が可能なブロック型の記憶装置が接続され、前記記憶装置上に存在するブロックに対応したデータを保持するキャッシュバッファ領域が設定されると共に前記アプリケーションプログラムのためのバッファ領域を有するメモリを内蔵したデータ処理装置において、前記アプリケーションプログラムにより入出力要求がなされた前記記憶装置上のブロックに対応するブロックの全てが前記キャッシュバッファ領域に存在するか否かの判定を行なう機能と、前記キャッシュバッファ領域に新たなブロックの割り当てを行なう機能と、前記キャッシュバッファ領域と前記アプリケーションプログラムのためのバッファ領域との間のデータの入出力を行なう機能とを有する入出力制御手段と、

1回の処理で入出力可能なブロック数を選択条件として保持する選択条件保持手段と、

前記アプリケーションプログラムにより入出力処理要求されたブロックの全てが前記キャッシュバッファ領域上に存在するか否かを前記入出力制御手段に問い合わせる機能と、前記アプリケーションプログラムにより入出力処理要求されたブロックの全てが前記キャッシュバッファ領域上に存在しない場合は前記選択条件保持手段が保持している条件に従って前記キャッシュバッファ領域にブロックを新規に割り当てるか否かを選択する機能とを有する入出力方式選択手段と、

前記入出力手段によるデータの入出力処理に伴って前記アプリケーションプログラムのためのバッファ領域と前記キャッシュバッファ領域との間に発生する不整合状態を解消する不整合状態解消手段とを備え、

前記入出力制御手段は、前記キャッシュバッファ領域にブロックを新規に割り当てた場合には、前記入出力手段により入出力されたデータを前記キャッシュバッファ領域に新規に割り当てられたブロックにも記憶させ、前記不整合状態解消手段は、前記入出力手段により入出力されたブロックに対応するブロックが前記アプリケーションプログラムからの要求に応じてデータの入出力処理が開始以前からキャッシュバッファ領域上に存在していたと前記入出力制御手段が判定した場合に、そのブロックの内容を前記アプリケーションプログラムのためのバッファと前記キャッシュバッファ領域との間でコピーすべくしてあること

を特徴とするキャッシュバッファを有するデータ処理装置。

【請求項2】アプリケーションプログラムの処理により任意の値を選択条件保持手段に設定することが可能に構成されていることを特徴とする請求項1に記載のキャッシュバッファを有するデータ処理装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0044

【補正方法】変更

【補正内容】

【0044】入出力方式選択部2は、入出力制御部4に対して、要求されたブロックの全てがキャッシュバッファ領域5に存在するか否かの問い合わせを信号線74を介して行なう(ステップS11)。これにより、入出力制御部4に制御が移される(ステップS12)。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0089

【補正方法】変更

【補正内容】

【0089】入出力制御部4は、まだ割り当てられていなかったブロック番号#8に対応するブロックをキャッシュバッファ領域5に新たに割り当て（ステップS23）、その後新たに割り当てられたキャッシュバッファ領域5のブロックへアプリケーションプログラム用バッファ領域13から経路81、84、80を経由してデータをコピーする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】図3

【補正方法】変更

【補正内容】

【図3】 本発明に係るキャッシュバッファを有するデータ処理装置のキャッシュバッファの管理の際の入出力方式選択部の動作手順を示すフローチャートである。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】図4

【補正方法】変更

【補正内容】

【図4】 本発明に係るキャッシュバッファを有するデータ処理装置のキャッシュバッファの管理の際の入出力制御部の動作手順を示すフローチャートである。